

HY330 – Ψηφιακά Κυκλώματα - Εισαγωγή στα Συστήματα VLSI

Διδάσκων: Χ. Σωτηρίου, Βοηθοί: θα ανακοινωθούν

<http://inf-server.inf.uth.gr/courses/CE330>

I

HY330 - Διάλεξη 1η - Θεμέλια 10/6/2014
Ηλεκτρικών Κυκλωμάτων

1^η διάλεξη – Θεμέλια Ηλεκτρικών Κυκλωμάτων

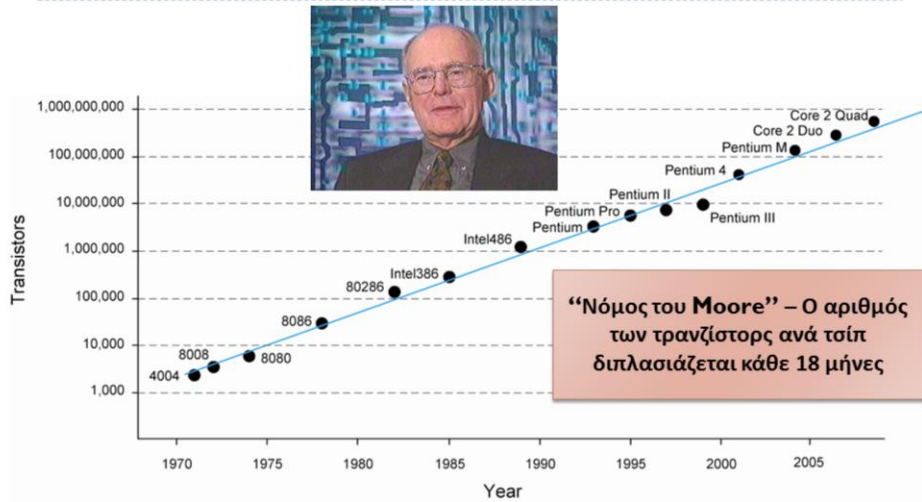
Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Περιεχόμενα

- ▶ **Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας**
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Νόμος του Moore



▶ 4

ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών
Κυκλωμάτων

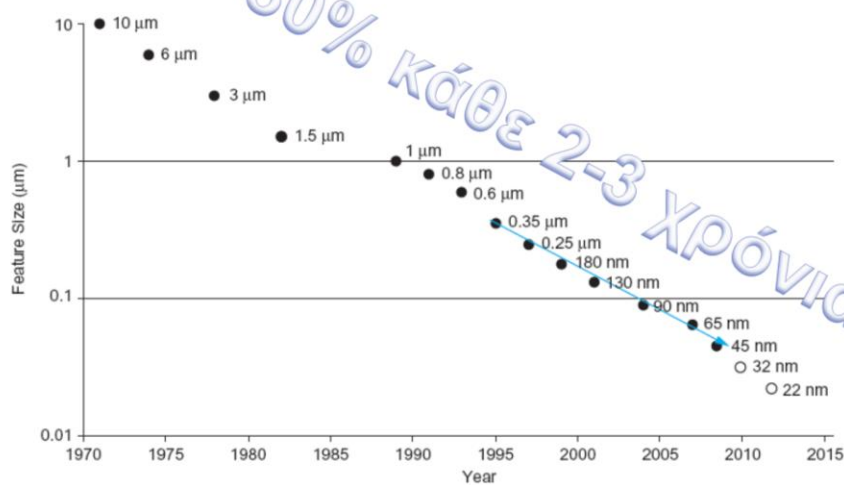
Νόμος του Moore

- ▶ Η ανάγκη για κλιμάκωση των διαστάσεων, δηλ. μικρότερα μεγέθη πηγάζει από τις εξής απαιτήσεις:
 1. Μικρότερη κατανάλωση ενέργειας
 2. Γρηγορότερη ταχύτητα
 3. Μεγαλύτερη χωρητικότητα συσκευών για νέα Προϊόντα
 4. Καλύτερο ωφέλιμο
 5. Χαμηλότερη τιμή στην παραγωγή

ΕΠΙΠΕΔΑ ΟΛΟΚΛΗΡΩΣΗΣ

SSI (Small Scale Integration)	10 πύλες
MSI (Medium Scale Integration)	100 πύλες
LSI (Large Scale Integration)	10.000 πύλες
VLSI (Very Large Scale Integration)	>10.000 πύλες

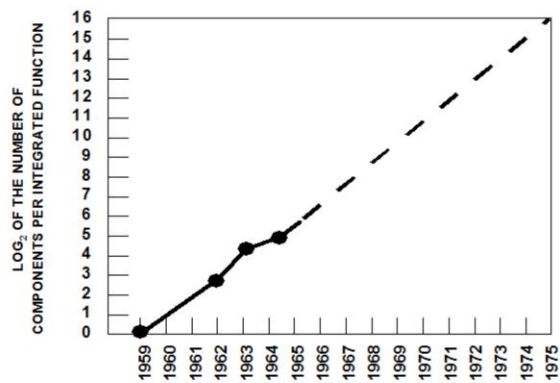
Νόμος Moore – Μείωση Ελάχιστης Διάστασης



▶ 6

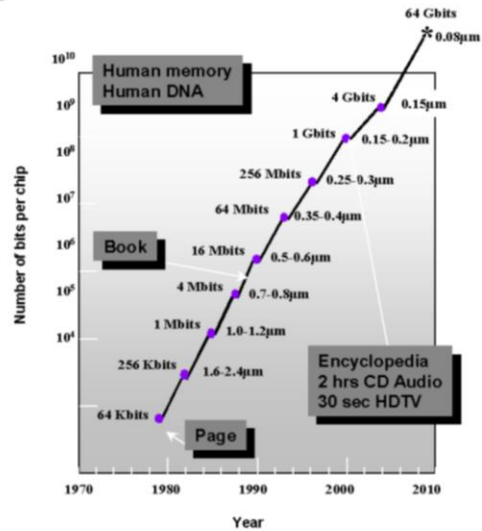
ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών Κυκλωμάτων
10/6/2014

Νόμος Moore



Electronics, April 19, 1965.

Αύξηση Πολυπλοκότητας

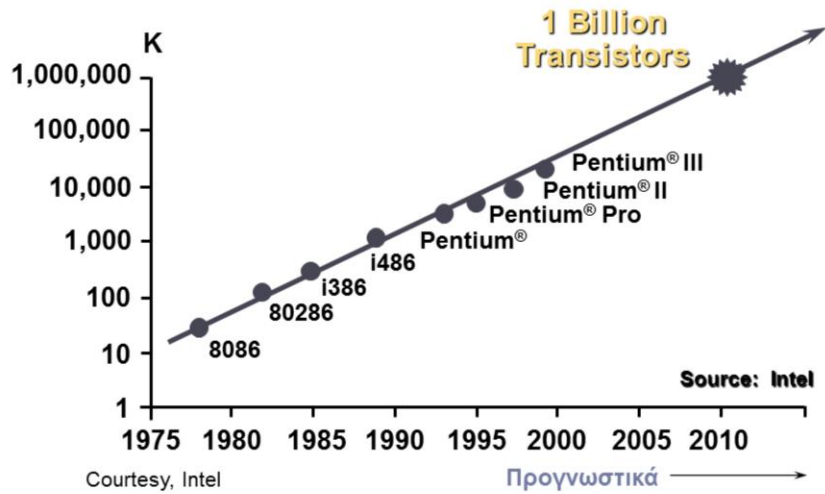


► 8

HY330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών Κυκλωμάτων

10/6/2014

Πλήθος Τρανζίστορ

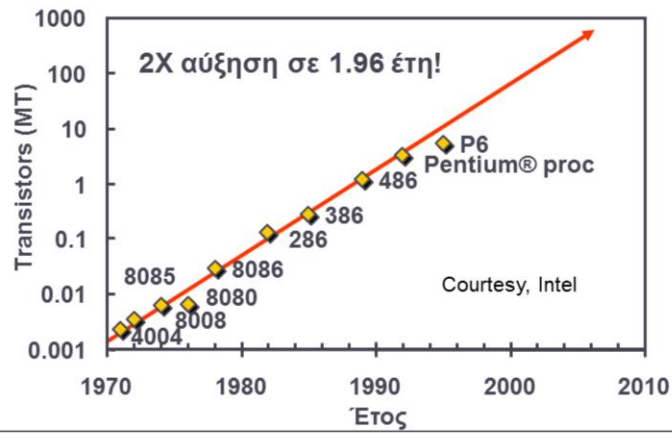


► 9

ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών
Κυκλωμάτων

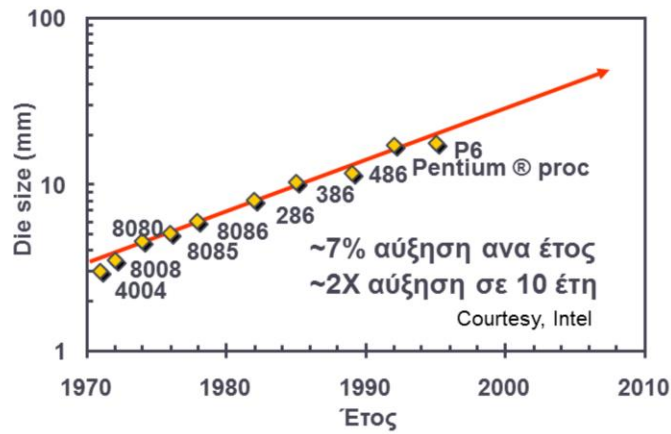
10/6/2014

Νόμος Moore σε Επεξεργαστές



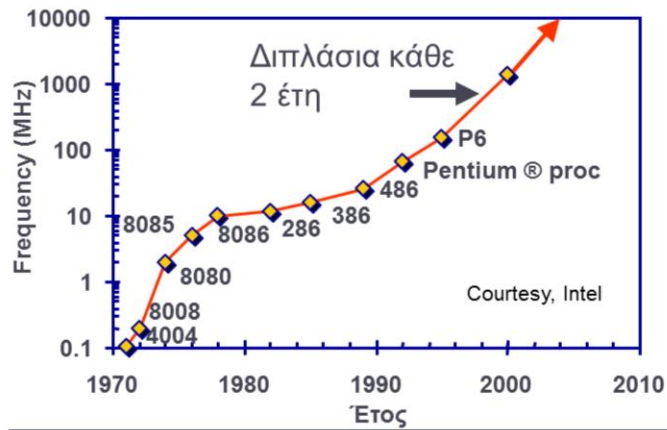
Το πλήθος Τραζίστορ σε επεξεργαστές αιχμής διπλασιάζεται κάθε 2 χρόνια

Μέγεθος Ολοκληρωμένου



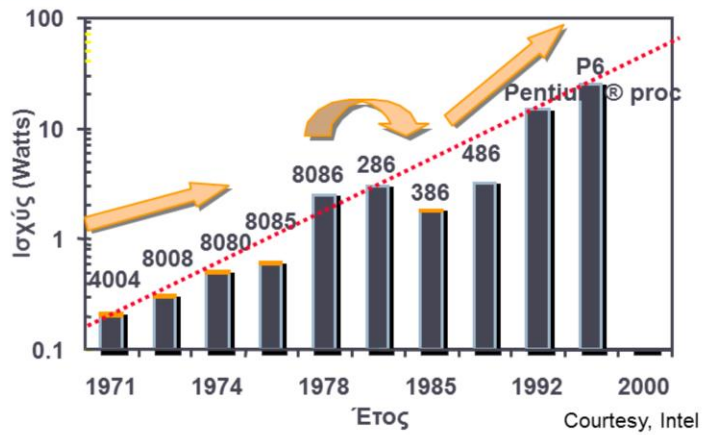
Αύξηση κατά 14% για τον νόμο Moore

Συχνότητα



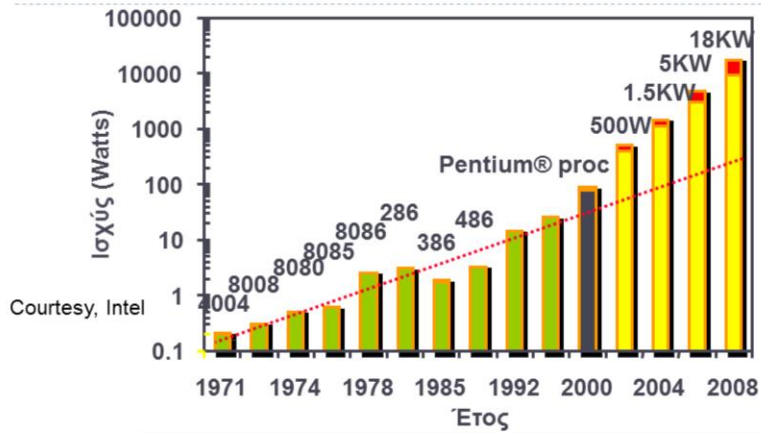
Η συχνότητα διπλασιάζεται κάθε 2 έτη σε επεξεργαστές αιχμής

Κατανάλωση Ισχύος



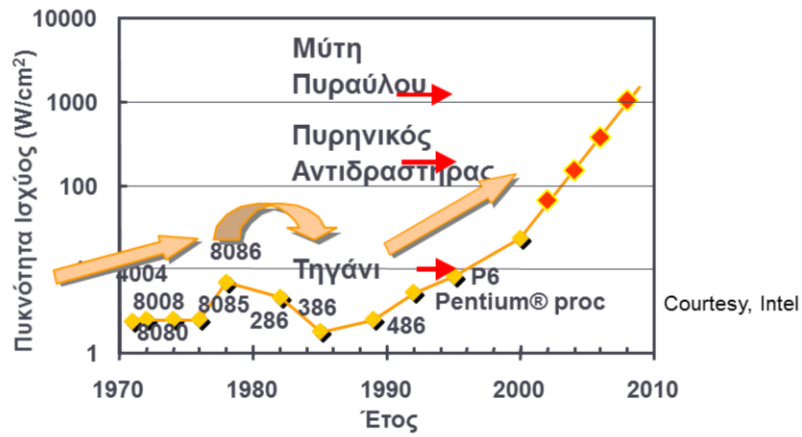
Η κατανάλωση ισχύος συνεχίζει να αυξάνεται

Ισχύς αναγνωρίζεται ως βασική παράμετρος



Η διανομή και κατανάλωση ισχύος γίνονται εξωπραγματικές

Πυκνότητα Ισχύος (Ισχύ/μονάδα εμβαδού)



Courtesy, Intel

Η πυκνότητα ισχύος γίνεται τεράστια

Καταναλωτικά Ηλεκτρονικά

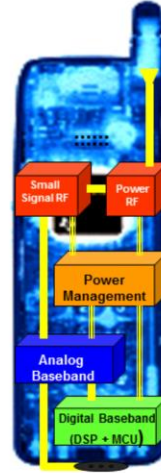
Κινητό
Τηλέφωνο



Digital Cellular Market
(Phones Shipped)

	1996	1997	1998	1999	2000
Units	48M	86M	162M	260M	435M

(από Texas Instruments)



Προκλήσεις στην Ψηφιακή Σχεδίαση

\propto DSM

“Μικροσκοπικές”

- Σχεδίαση Υψηλής Ταχύτητας
- Διασυνδέσεις
- Θόρυβος, Αλληλεπαγωγή
- Αξιοπιστία, Επαλήθευση.
- Κατασκευασιμότητα.
- Κατανάλωση Ενέργειας.
- Κατανομή Ρολογιού.

Όλα φαίνονται λίγο διαφορετικά



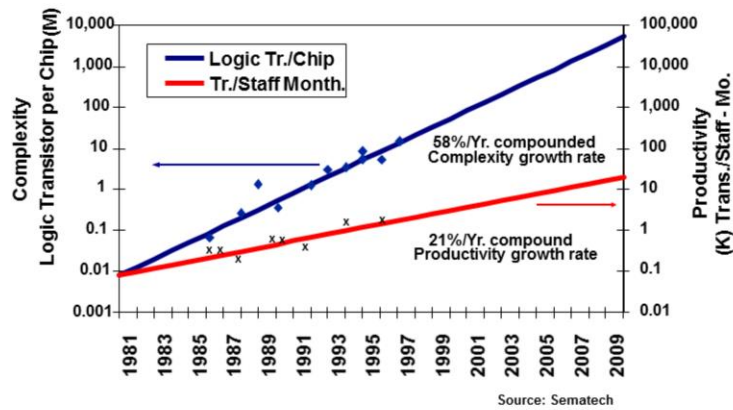
\propto 1/DSM

“Μακροσκοπικές”

- Χρόνος μέχρι την αγορά
- Εκατομμύρια πύλες
- Κατα κόρον Αφαίρεση
- Επαναχρησιμοποίηση
- Πρόγνωση Απόδοσης
- κλπ.

...καί περισσότερα.

Πως πάει η Παραγωγικότητα;



Πολυπλοκότητα ξεπερνά την παραγωγικότητα

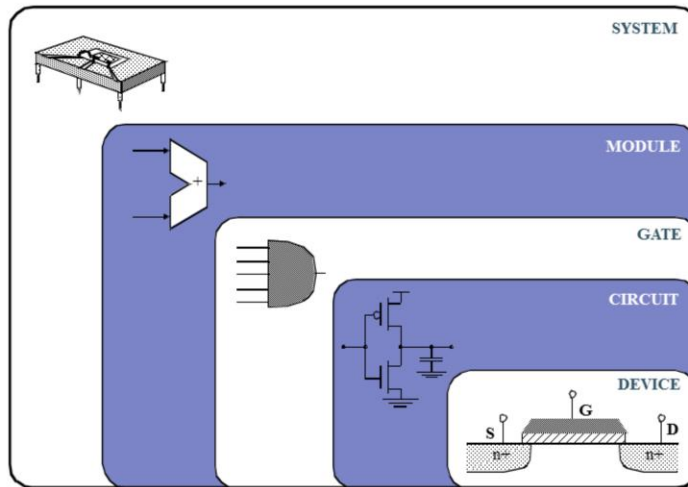
Κλιμάκωση Τεχνολογίας

- ▶ Τεχνολογική συρίκνωση 0.7/γενιά
- ▶ Με κάθε γενιά δύναται να ολοκληρώσουμε 2x λειτουργικότητα ανα chip, ενώ το κόστος δεν αυξάνεται σημαντικά
- ▶ Έτσι το κόστος μιας λειτουργίας πέφτει κατα 2x
- ▶ Αλλά...
 - ▶ Πώς σχεδιάζουμε chip με όλο και περισσότερες λειτουργίες;
 - ▶ Ο πληθυσμός των σχεδιαστών δεν διπλασιάζεται κάθε 2 χρόνια.
- ▶ Έτσι χρειαζόμαστε καλύτερες σχεδιαστικές πρακτικές
 - ▶ Χρησιμοποιούμε επίπεδα αφαίρεσης

Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Επίπεδα Αφαίρεσης

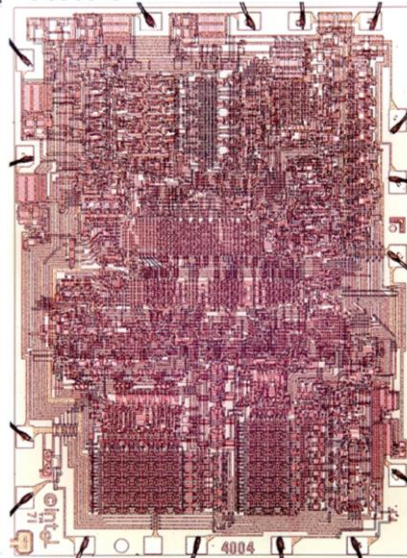


► 21

HY330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών
Κυκλωμάτων

10/6/2014

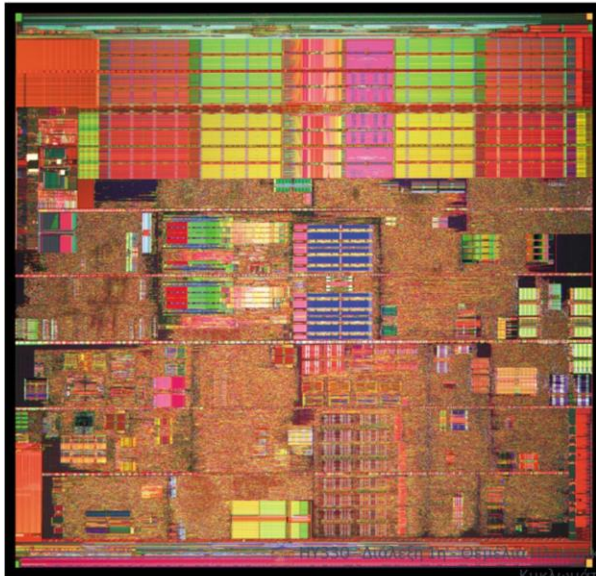
1971 - Intel 4004



► 22

ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών
Κυκλωμάτων 10/6/2014

2004 – Pentium 4 στα 90nm



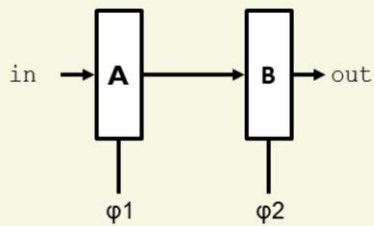
55
Εκατομμύρια
Τρανζίστορ

10/6/2014

Κατασκευαστή

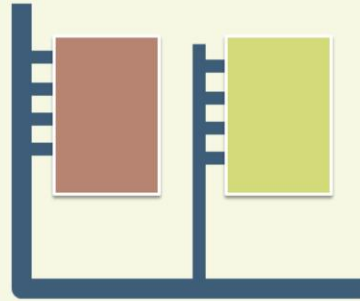
Κυκλωματικοί Παράγοντες που Αψηφούν την Ιεραρχία

Ρολόγια



- ▶ Αν η απόκλιση είναι σημαντική, το αποτέλεσμα δεν θα είναι το αναμενόμενο

Δίκτυο Ρεύματος



Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Μέτρα Ποιότητας Κυκλώματος

- ▶ Πώς αξιολογούμε την απόδοση ενός ψηφιακού κυκλώματος ή τμήματος κυκλώματος;
 - ▶ Κόστος
 - ▶ Αξιοπιστία
 - ▶ Επεκτασιμότητα
 - ▶ Ταχύτητα (καθυστέρηση, συχνότητα λειτουργίας)
 - ▶ Κατανάλωση Ισχύος
 - ▶ Απαιτούμενη Ενέργεια ανά λειτουργία
 - ▶ Ηλεκτρομαγνητικές Εκπομπές

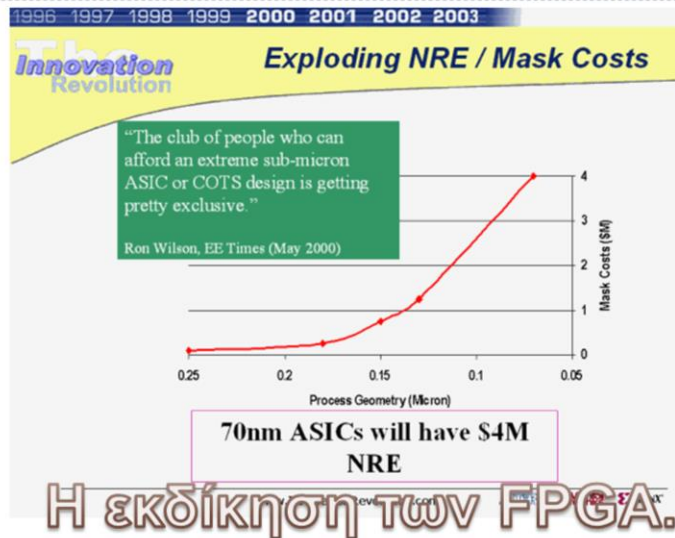
Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ **Κόστος Παραγωγής**
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Κόστος Ολοκληρωμένων Κυκλωμάτων

- ▶ Εφάπαξ μηχανολογικά, (NRE, non-recurrent engineering)
 - ▶ Σχεδιαστικός χρόνος/προσπάθεια,
 - ▶ Παραγωγή μάσκας (\$3.000.000 στα 40nm!!!)
 - ▶ Αυξάνουν κατά 50% ανά γενιά!
- ▶ Επαναλαμβανόμενα Κόστη
 - ▶ Επεξεργασία Πυριτίου,
 - ▶ Πακετάρισμα,
 - ▶ Κατασκευαστική δοκιμή – χρόνος στον Tester
 - ▶ Συνάρτηση των πελατών, παραγωγής
 - ▶ Συνάρτηση του εμβαδού του κυκλώματος

Τα Εφάπαξ Κόστη αυξάνονται... γεωμετρικά

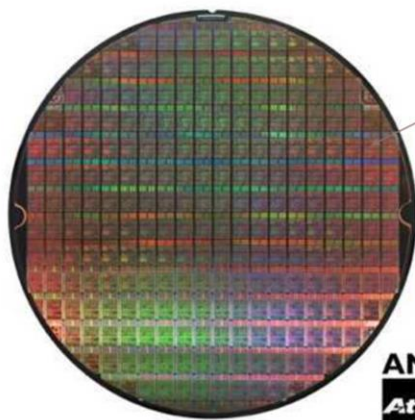


► 29

ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών Κυκλωμάτων 10/6/2014

Κόστος Ζαριού

Ένα Ζάρι



Ζάρι (Die)

Wafer



Πρός τα 12" (30cm)

From <http://www.amd.com>

▶ 30

ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών
Κυκλωμάτων 10/6/2014

Κόστος ανά Τρανζίστορ

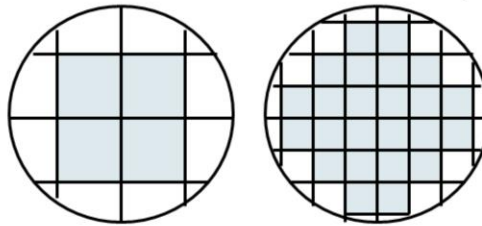


Ωφέλιμο (Yield) της Κατασκευής

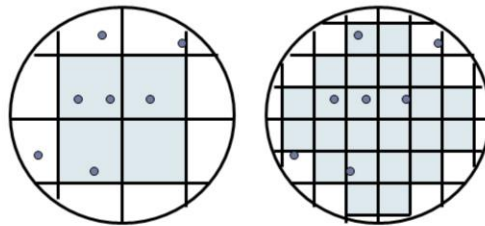
$$Y = \frac{\text{No. of good chips per wafer}}{\text{Total number of chips per wafer}} \times 100\%$$

$$\text{Die cost} = \frac{\text{Wafer cost}}{\text{Dies per wafer} \times \text{Die yield}}$$

$$\text{Dies per wafer} = \frac{\pi \times (\text{wafer diameter}/2)^2}{\text{die area}} - \frac{\pi \times \text{wafer diameter}}{\sqrt{2} \times \text{die area}}$$



Ελαττώματα (Defects) Κατασκευής



$$\text{die yield} = \left(1 + \frac{\text{defects per unit area} \times \text{die area}}{\alpha} \right)^{-\alpha}$$

α is approximately 3

$$\text{die cost} = f(\text{die area})^4$$

Παραδείγματα (1994)

Chip	Metal layers	Line width	Wafer cost	Def./cm ²	Area mm ²	Dies/wafer	Yield	Die cost
386DX	2	0.90	\$900	1.0	43	360	71%	\$4
486 DX2	3	0.80	\$1200	1.0	81	181	54%	\$12
Power PC 601	4	0.80	\$1700	1.3	121	115	28%	\$53
HP PA 7100	3	0.80	\$1300	1.0	196	66	27%	\$73
DEC Alpha	3	0.70	\$1500	1.2	234	53	19%	\$149
Super Sparc	3	0.70	\$1700	1.6	256	48	13%	\$272
Pentium	3	0.80	\$1500	1.5	296	40	9%	\$417

Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Ψηφιακή Λογική

- ▶ Στην ψηφιακή λογική αντιστοιχούμε τις διακριτές τιμές **0** και **1** σε αναλογικά διαστήματα.
- ▶ Τα μεγάλα πλεονέκτηματα της ψηφιακής λογικής είναι (1) η ακρίβεια που είναι συνάρτηση των ψηφίων, (2) τα μεγάλα περιθώρια θορύβου και (3) η απλούστερη σχεδίαση.

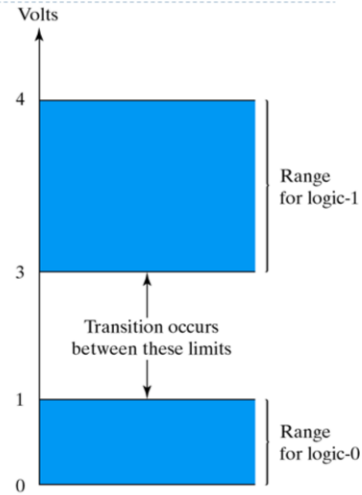
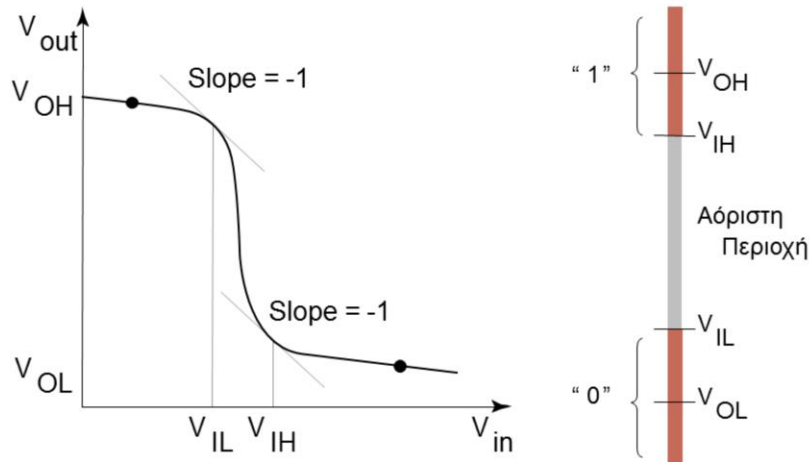


Fig. 1-3 Example of binary signals

Ψηφιακή Λογική



▶ 37

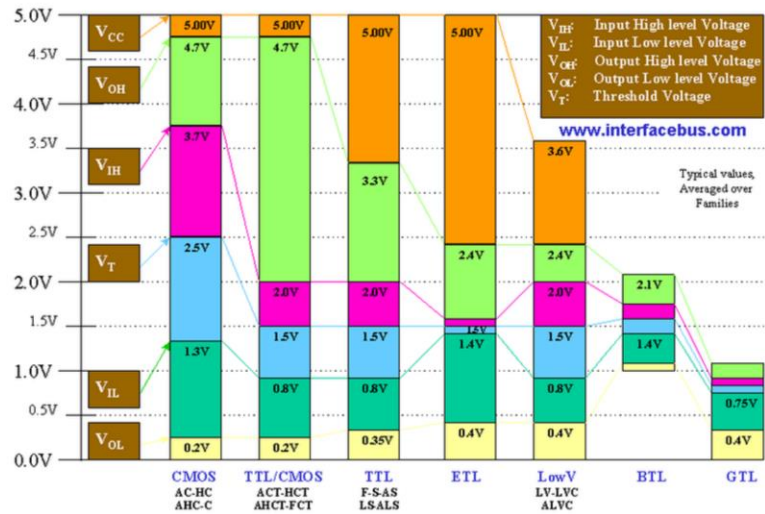
ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών Κυκλωμάτων 10/6/2014

Παραπάνω φαίνεται η χαρακτηριστική καμπύλη μετάβασης δυναμικού (voltage transfer characteristic) για έναν αντιστροφέα, και φαίνεται η διαδικασία εξαγωγής των νόμιμων τιμών των δυναμικών για τα λογικά 0 και 1.

Η μικρότερη τιμή V_{IL} αντιστοιχεί στο μικρότερο υψηλό δυναμικό στην έξοδο.

Αντιστοίχως η μικρότερη τιμή V_{IH} αντιστοιχεί στο μικρότερο χαμηλό δυναμικό στην έξοδο.

Ψηφιακή Λογική



► 38

HY330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών Κυκλωμάτων

10/6/2014

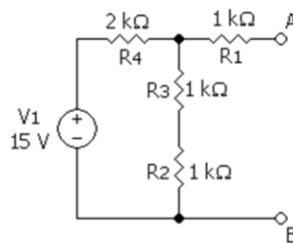
Ηλεκτρικά Χαρακτηριστικά - Θεώρημα Thevenin/Norton

- ▶ Σε ηλεκτρικό επίπεδο όλα τα κυκλώματα συμπεριφέρονται με αναλογικό τρόπο

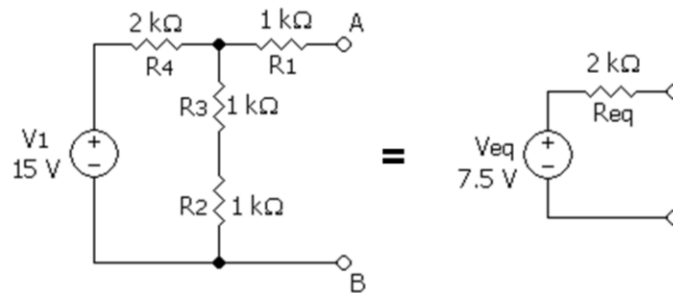


- ▶ Θεώρημα Thevenin

- ▶ Οποιοδήποτε γραμμικό δίκτυο με 2 άκρα, είναι συνδυασμός πηγών και αντιστάσεων, μπορεί να αντικατασταθεί με 1 πηγή και 1 αντίσταση



Ηλεκτρικά Χαρακτηριστικά - Θεώρημα Thevenin/Norton



► Βήματα

1. Αφαιρούμε το φορτίο
2. Υπολογίζουμε το δυναμικό χωρίς φορτίο (V_{TH})
3. Θεωρούμε οιοσδήποτε πηγές κλειστό κύκλωμα
4. Υπολογίζουμε την αντίσταση που βλέπει το φορτίο (R_{TH})

► 40

ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών
Κυκλωμάτων

10/6/2014

Ο υπολογισμός ισοδύναμου Thevenin έχει ως εξής:

Το δυναμικό χωρίς φορτίο (ανοικτό κύκλωμα) είναι:

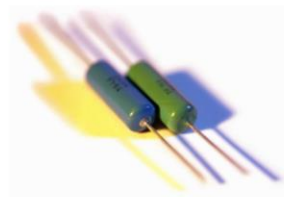
$$V1 \cdot (R2 + R3) / (R2 + R3 + R4) = 15 \cdot (2/4) = 7.5 \text{ V}$$

Βραχυκυκλώνοντας (για τους σκοπούς του υπολογισμού την πηγή) υπολογίζουμε την ισοδύναμη αντίσταση ως:

$$R1 + (R4 \parallel (R3 + R2)) = 1 + (2 \parallel (1 + 1)) = 1 + (1/2 + 1/2)^{-1} = 2 \text{ k}\Omega$$

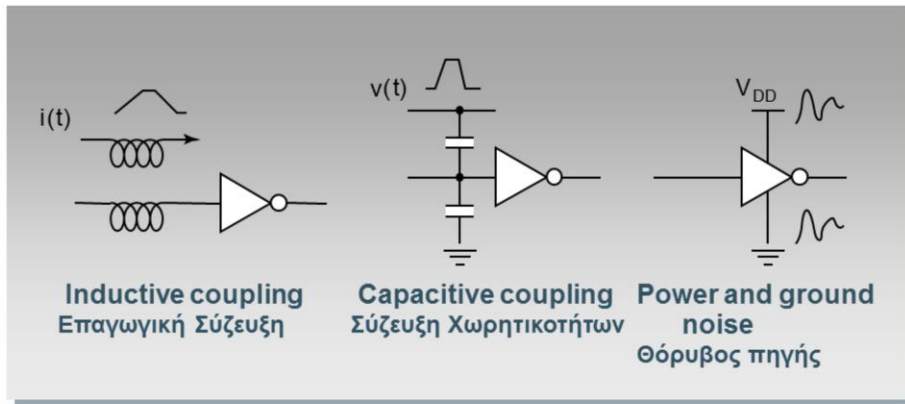
Παρασιτική Χωρητικότητα και Αντίσταση

- ▶ Ο λόγος που συζητήσαμε το θεώρημα Thevenin είναι για να γίνει αντιληπτό ότι οτιδήποτε υλικό έχει μια ισοδύναμη
 - ▶ Παρασιτική αντίσταση
 - ▶ Παρασιτική χωρητικότητα

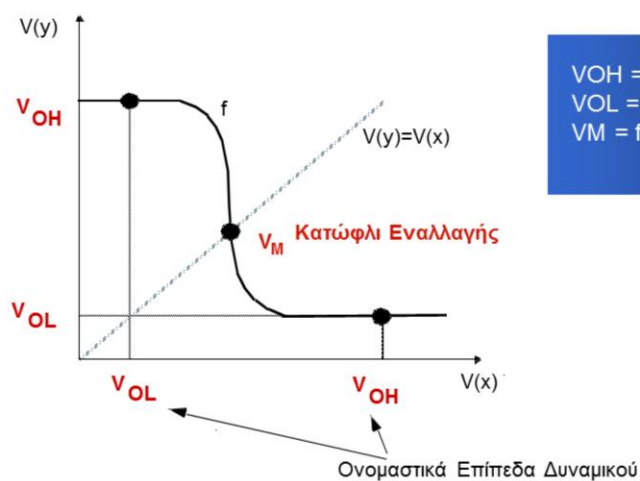


Οποτεδήποτε θέλουμε να οδηγήσουμε κάτι πρέπει να γνωρίζουμε τα ηλεκτρικά του χαρακτηριστικά, δηλαδή την αντίσταση του και την χωρητικότητα του για να ξέρουμε το ρεύμα (η δυναμικό) που απαιτείται για να οδηγηθεί το δυναμικό (το ρεύμα) σε μια συγκεκριμένη συχνότητα.

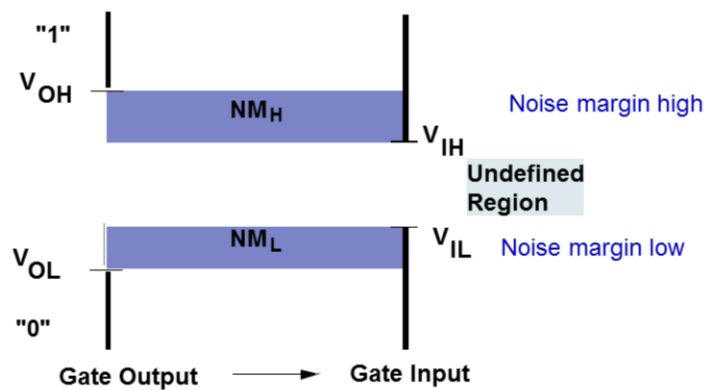
Αξιοπιστία – Θόρυβος στην Λειτουργία



Καμπύλη Μεταβίβασης Πύλης



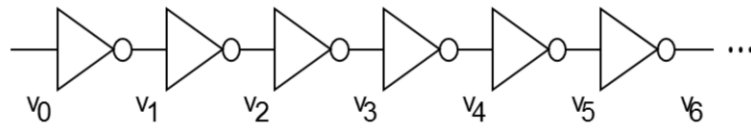
Ορισμός Περιθωρίων Θορύβου



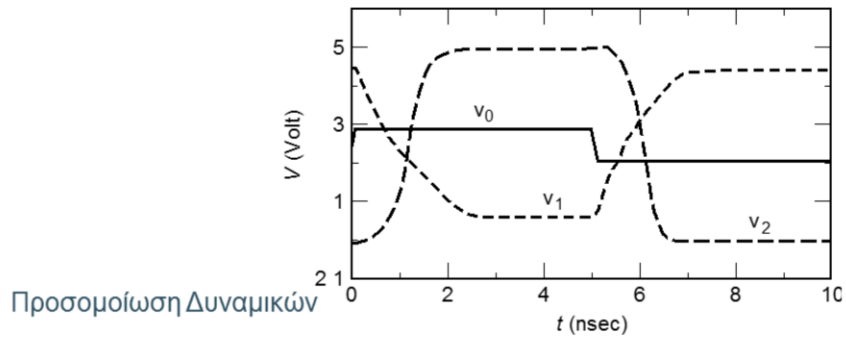
Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ **Ιδιότητα Επανάκτησης Δυναμικού**
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Επανακτητική Ιδιότητα

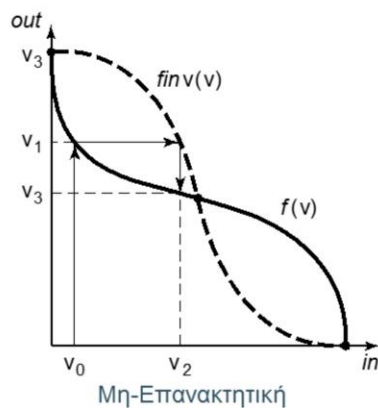
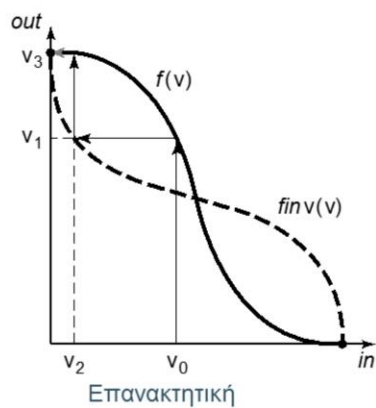


Αλυσίδα Αντιστροφών



Προσομοίωση Δυναμικών

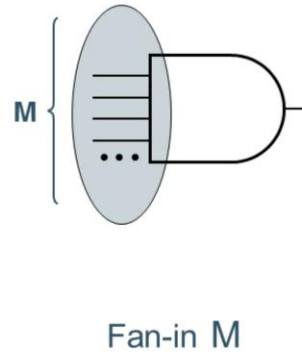
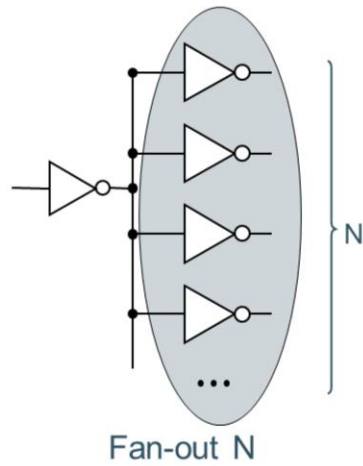
Επανακτητική Ιδιότητα



Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ **Fan-in και Fan-out**
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

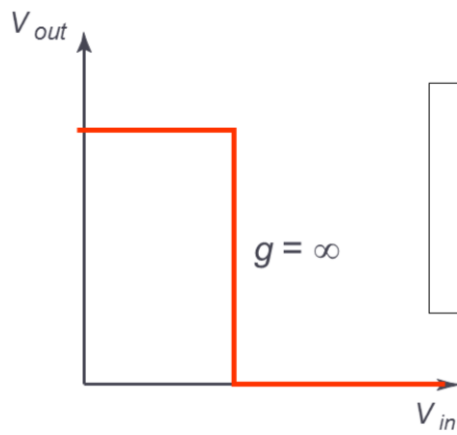
Fan-in και Fan-out



Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ **Παράδειγμα Καμπύλης Μετάβασης Πύλης**
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Η Ιδεατή Πύλη...



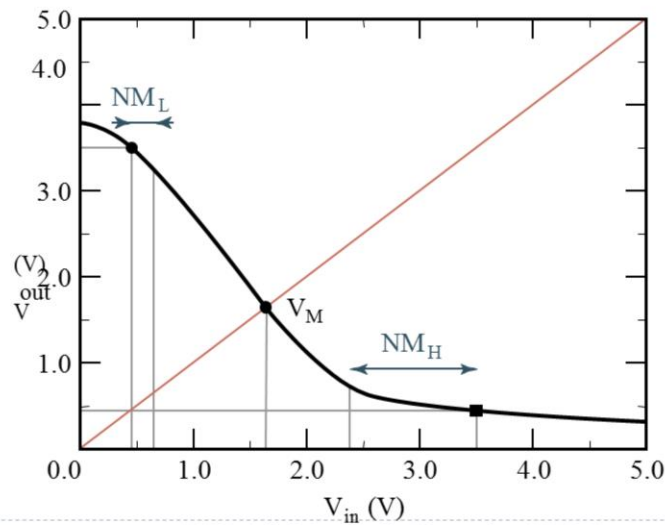
$$R_i = \infty$$

$$R_o = 0$$

$$\text{Fanout} = \infty$$

$$NM_H = NM_L = V_{DD}/2$$

Μια πραγματική καμπύλη μετάβασης...



► 52

ΗΥ330 - Διάλεξη 1η - Θεμέλια Ηλεκτρικών Κυκλωμάτων 10/6/2014

Για να υπολογίσω τα περιθώρια θορύβου βρίσκω πρώτα τα:

- V_{OH} , V_{OL}

κοιτώντας στον άξονα y ποιες είναι οι συνηθισμένες τιμές «καλού» (μέγιστου συνήθως) λογικού 1 και λογικού 0, που μπορεί να παρέχει η πύλη στην έξοδο της. Στην συγκεκριμένη περίπτωση αυτές είναι:

$V_{OH} = 3.5V$ και $V_{OL} = 0.45V$.

Κατόπιν, βρίσκω στον άξονα x τα σημεία όπου g ($V_{out}/V_{in} = 1$) και αποτελούν τις ελάχιστες τιμές λογικού 1 και λογικού 0. Στην συγκεκριμένη περίπτωση αυτές είναι:

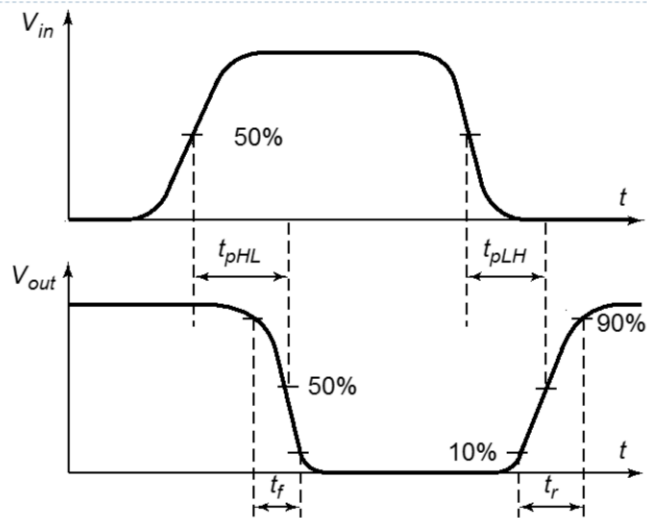
$V_{IL} = 0.66V$ και $V_{IH} = 2.35V$.

Η διαφορές τους αποτελούν τα περιθώρια θορύβου στο λογικό 1 και 0 αντίστοιχα.

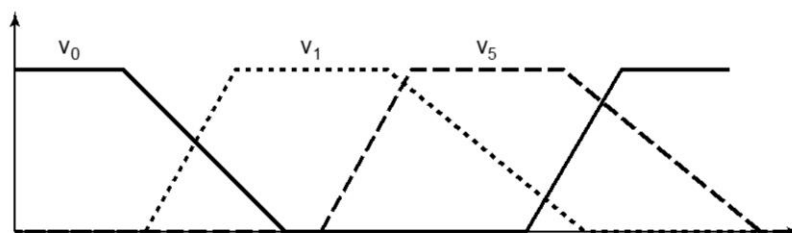
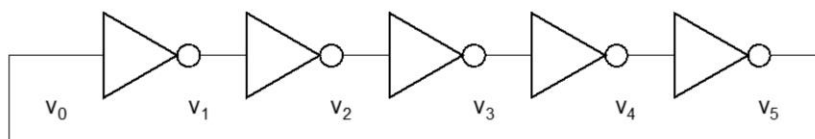
Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Συμβάσεις Καθυστερήσεων



Κυκλικός Ταλαντωτής

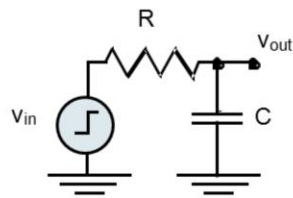


$$T = 2 \square t_p \square N$$

Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστερήση Δικτύου **RC 1^{ου} Βαθμού**
- ▶ Κατανάλωση Ενέργειας

Δίκτυο RC 1^{ου} Βαθμού



$$v_{out}(t) = (1 - e^{-t/\tau}) V$$

$$t_p = \ln(2)\tau = 0.69\tau$$

Μοντέλο καθυστέρησης πύλης

Περιεχόμενα

- ▶ Νόμος Moore, Εξέλιξη πολυπλοκότητας/πυκνότητας
 - ▶ Προκλήσεις στην Ψηφιακή Σχεδίαση
- ▶ Αφαίρεση: πότε ισχύει και πότε όχι
- ▶ Μέτρα ποιότητας Κυκλώματος
- ▶ Κόστος Παραγωγής
- ▶ Ψηφιακή Λογική - Καμπύλη Μετάβασης
 - ▶ Περιθώρια Θορύβου
- ▶ Ιδιότητα Επανάκτησης Δυναμικού
- ▶ Fan-in και Fan-out
- ▶ Παράδειγμα Καμπύλης Μετάβασης Πύλης
- ▶ Συμβάσεις μέτρησης καθυστερήσεων
- ▶ Καθυστέρηση Δικτύου RC 1^{ου} Βαθμού
- ▶ Κατανάλωση Ενέργειας

Κατανάλωση Ισχύος

Στιγμιαία Ισχύς:

$$p(t) = v(t)i(t) = V_{supply}i(t)$$

Μέγιστη Ισχύς:

$$P_{peak} = V_{supply}i_{peak}$$

Μέση Ισχύς:

$$P_{ave} = \frac{1}{T} \int_t^{t+T} p(t) dt = \frac{V_{supply}}{T} \int_t^{t+T} i_{supply}(t) dt$$

Ενέργεια και Ενέργεια-Καθυστερήση

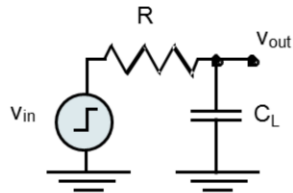
Power-Delay Product (PDP) =

$$E = \text{Ενέργεια ανά λειτουργία} = P_{av} \times t_p$$

Energy-Delay Product (EDP) =

$$\text{μέτρο ποιότητας πύλης} = E \times t_p$$

Δίκτυο RC 1^{ου} Βαθμού - Κατανάλωση



$$E_{0 \rightarrow 1} = \int_0^T P(t) dt = V_{dd} \int_0^T i_{supply}(t) dt = V_{dd} \int_0^{V_{dd}} C_L dV_{out} = C_L \cdot V_{dd}^2$$

$$E_{cap} = \int_0^T P_{cap}(t) dt = \int_0^T V_{out} i_{cap}(t) dt = \int_0^{V_{dd}} C_L V_{out} dV_{out} = \frac{1}{2} C_L \cdot V_{dd}^2$$

Περίληψη

- ▶ Τα ψηφιακά κυκλώματα παρουσίασαν αλματώδη ανάπτυξη, καί προβλέπεται να διατηρήσουν το δυναμικό τους για τις επόμενες δεκαετίες.
- ▶ Πολλές ενδιαφέροντες προκλήσεις για το μέλλον
- ▶ Είναι απαραίτητη η κατανόηση των λειτουργικών χαρακτηριστικών ενός σχεδίου
 - ▶ Κόστος, αξιοπιστία, ταχύτητα, κατανάλωση ισχύος καί ενέργεια.