

ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΙΑΣ
Τμήμα Ηλεκτρολόγων Μηχανικών & Μηχανικών Η/Υ
Ψηφιακή Σχεδίαση [HY130]

ΧΕΙΜΕΡΙΝΟ ΕΞΑΜΗΝΟ 2016-2017

Εργαστηριακή Άσκηση 4:

A) Σε μία διασταύρωση, διασταυρώνονται ένας δρόμος προτεραιότητας με λωρίδες LA, LB και ένας δρόμος δευτερεύουσας σημασίας με λωρίδες LC, LD. Σε κάθε μια από τις λωρίδες υπάρχει ένας αισθητήρας ο οποίος ελέγχει την παρουσία αυτοκινήτων, δίνοντας 1 όταν υπάρχει ένα τουλάχιστον αυτοκίνητο στο δρόμο.

Στη διασταύρωση υπάρχει ένας σηματοδότης με 2 φώτα: το FAB, για τις λωρίδες LA και LB και το FCD για τις λωρίδες LC και LD. Το κάθε φως έχει δύο χρώματα, κόκκινο και πράσινο. Ο σηματοδότης ελέγχει την κυκλοφορία των αυτοκινήτων σύμφωνα με την ακόλουθη λογική:

Το FCD είναι πράσινο όταν:

1. οι λωρίδες LC και LD είναι κατειλημμένες και τουλάχιστον μία από τις λωρίδες LA και LB είναι ελεύθερη
2. η λωρίδα LC ή η λωρίδα LD είναι κατειλημμένη και οι λωρίδες LA και LB είναι ελεύθερες

Σε όλες τις άλλες περιπτώσεις ο σηματοδότης είναι κόκκινος.

Το FAB λειτουργεί εντελώς αντίθετα από το FCD.

Να σχεδιάσετε ένα συνδυαστικό κύκλωμα που ελέγχει το σηματοδότη της διασταύρωσης σύμφωνα με τις παραπάνω προδιαγραφές. Το κύκλωμα έχει 4 εισόδους A, B, C, D που συνδέονται με τους 4 αισθητήρες και 2 εξόδους YAB και YCD που συνδέονται με τα φώτα του σηματοδότη και δίνουν 1 όταν το αντίστοιχο φως είναι πράσινο.

B) Ο Ημιαθροιστής (Half Adder – H/A) είναι ένα λογικό κύκλωμα το οποίο στην είσοδό του δέχεται 2 δυαδικά ψηφία A και B και στην έξοδό του δίνει το άθροισμα τους Z και το κρατούμενο K της πρόσθεσής τους. Βρείτε τον πίνακα αληθείας του H/A και υλοποιείστε το κατάλληλο κύκλωμα. Κατόπιν, σκεφτείτε πως μπορείτε να υλοποιήσετε έναν Πλήρη Αθροιστή (Full Adder – Π/Α) ο οποίος σχηματίζει το αριθμητικό άθροισμα 3 bits εισόδου. Δηλαδή, έχει 3 εισόδους και 2 εξόδους. Δύο από τα bits εισόδου είναι τα 2 bits τα οποία προσθέτουμε. Η τρίτη είσοδος αναπαριστά το κρατούμενο της αμέσως προηγούμενης λιγότερο

ΠΑΝΕΠΙΣΤΗΜΙΟ ΘΕΣΣΑΛΙΑΣ
Τμήμα Ηλεκτρολόγων Μηχανικών & Μηχανικών Η/Υ
Ψηφιακή Σχεδίαση [HY130]

σημαντικής θέσης. Συμβολίστε με S το άθροισμα και C το κρατούμενο. Αφού γράψετε τον πίνακα αληθείας και ολοκληρώσετε οποιεσδήποτε απλοποιήσεις σχεδιάστε την τελική μορφή του Π/Α χρησιμοποιώντας 2 Η/Α και μια πύλη OR.

Π Σχεδιάστε ένα κύκλωμα που συγκρίνει 2 N-bit αριθμούς. Εάν οι δύο αριθμοί είναι ίσοι δίνει στην έξοδό του 0, ενώ σε κάθε άλλη περίπτωση δίνει 1. Το κύκλωμα πρέπει να υλοποιηθεί με τον μικρότερο αριθμό πυλών.

Δ Έστω A και B δύο τετραψήφιοι δυαδικοί αριθμοί όπου $B = AEM \bmod 16$ (εάν το υπόλοιπο της διαίρεσης του AEM με το 16 είναι 0 ή 1 χρησιμοποιείτε τα δύο τελευταία ψηφία του AEM σας, εάν και σε αυτή την περίπτωση το υπόλοιπο είναι 0 ή 1 χρησιμοποιείτε τα τρία τελευταία ψηφία του AEM σας που δίνουν υπόλοιπο διάφορο του 0 ή 1). Σχεδιάστε το κύκλωμα που συγκρίνει τα A και B και δίνει σαν αποτέλεσμα 1 αν το A είναι μεγαλύτερο του B , διαφορετικά δίνει 0. Υποθέστε ότι οι αριθμοί A και B δεν είναι προσημασμένοι.

ΠΑΡΑΤΗΡΗΣΕΙΣ:

- Όλα τα κυκλώματα των ασκήσεων πρέπει να προσομοιωθούν με χρήση του Multisim.
- Στο παραδοτέο θα πρέπει, εκτός των άλλων, να παρουσιάζονται τα κυκλώματα που έχουν σχεδιαστεί καθώς και οι πίνακες αληθείας.
- Η καταληκτική ημερομηνία για την παράδοση των ασκήσεων είναι η 21/11/2016.